



(12)发明专利申请

(10)申请公布号 CN 111179775 A

(43)申请公布日 2020.05.19

(21)申请号 202010109307.0

(22)申请日 2020.02.22

(71)申请人 禹创半导体(广州)有限公司

地址 510700 广东省广州市黄埔区金中路
23号自编一栋办公区303房

(72)发明人 陈廷仰 廖志洋

(74)专利代理机构 东莞领航汇专利代理事务所
(普通合伙) 44645

代理人 高辉

(51)Int.Cl.

G09F 9/33(2006.01)

G09G 3/32(2016.01)

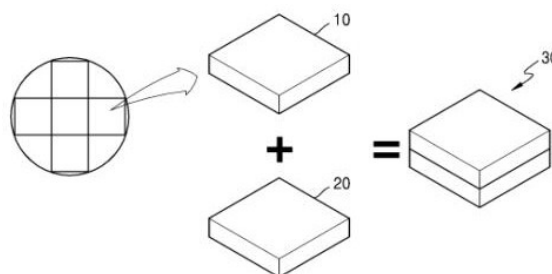
权利要求书1页 说明书7页 附图7页

(54)发明名称

一种微型micro LED显示器

(57)摘要

本发明公开了一种微型micro LED显示器,包含第1像素电路和与所述第1像素电路连接的包含第1发光元件的第1像素;与所述第1像素相邻、通过第2像素电路以及与所述第2像素电路连接的包含第2发光元件的第2像素;针对控制信号做出回应,将所述第1像素的第1发光元件连接至所述第2像素的第2像素电路之中,将所述第2像素的第2发光元件连接至所述第1像素的第1像素电路之中的交换元件;以及针对所述第1像素或者所述第2像素的选择做出反应的输入信号作出应答并将其输出至所述交换元件的逻辑元件。本发明显示器,发生缺陷像素时将会及时进行修正并使缺陷像素正常运行,进而提高微型micro LED显示器的运行效率。



1.一种微型micro LED显示器,其特征在于,包含第1像素电路和与所述第1像素电路连接的包含第1发光元件的第1像素;

与所述第1像素相邻、通过第2像素电路以及与所述第2像素电路连接的包含第2发光元件的第2像素;

针对控制信号做出回应,将所述第1像素的第1发光元件连接至所述第2像素的第2像素电路之中,将所述第2像素的第2发光元件连接至所述第1像素的第1像素电路之中的交换元件;

以及针对所述第1像素或者所述第2像素的选择做出反应的输入信号作出应答并将其输出至所述交换元件的逻辑元件。

2.根据权利要求1所述的微型micro LED显示器,其特征在于,还包括通过逻辑元件将第1选择信号和第2选择信号转换为输入信号向外输出的选择器;所述逻辑元件输出通过所述第1选择信号和所述第2选择信号的逻辑与并针对所述交换元件实现开启控制信号的微型micro LED显示器。

3.根据权利要求1所述的微型micro LED显示器,其特征在于,所述交换元件可以是包含接收所述控制信号的栅极端子、连接在所述第1像素的第1像素电路和第1发光元件之间的第1端子、以及连接在所述第2像素的第2像素电路和第2发光元件之间的第2端子中的晶体管结构的微型micro LED显示器。

4.根据权利要求1所述的微型micro LED显示器,其特征在于,所述逻辑元件为与门的微型micro LED显示器

根据权利要求1所述的微型micro LED显示器,其特征在于,分别包含在一定数量像素和所述一定数量像素中与两处相邻像素连接的一定数量修正电路;以及输出用于从所述一定数量修正电路中至少选择一处电路的选择信号的选择部;所述一定数量的修正电路分别应答相应的选择信号、将所述两处像素的发光元件与所述两处限速的像素电路相互连接的交换元件;应答从所述选择部发生的用于选择所述修正电路的选择信号、然后将所述控制信号输出至交换元件的逻辑元件的微型micro LED显示器。

一种微型micro LED显示器

技术领域

[0001] 本发明涉及一种显示器,具体是一种微型micro LED显示器。

背景技术

[0002] 随着信息化社会的发展,针对用于显示影像的显示器产品的需求日益增长,诸如液晶显示器(Liquid Crystal Display Device)、等离子显示器(Plasma Display Device)、有机发光显示器(Organic Light Emitting Display Device)等各种形态的显示装置相继涌现。

[0003] 目前,一款使用微型发光二极管(μ LED)的高像素显示装置(以下称作“微型micro LED显示器”)获得市场的高度关注。

发明内容

[0004] 本发明实施例中所述微型micro LED显示器中包括第1像素电路和与所述第1像素电路连接的包含第1发光元件的第1像素;与所述第1像素相邻、通过第2像素电路以及与所述第2像素电路连接的包含第2发光元件的第2像素;针对控制信号做出回应,将所述第1像素的第1发光元件连接至所述第2像素的第2像素电路之中,将所述第2像素的第2发光元件连接至所述第1像素的第1像素电路之中的交换元件;以及针对所述第1像素或者所述第2像素的选择做出反应的输入信号作出应答并将其输出至所述交换元件的逻辑元件。

[0005] 所述微型micro LED显示器中还包括通过逻辑元件将第1选择信号和第2选择信号转换为输入信号向外输出的选择器;所述逻辑元件输出通过所述第1选择信号和所述第2选择信号的逻辑与并针对所述交换元件实现开启的控制信号。

[0006] 所述交换元件可以是包含接收所述控制信号的栅极端子、连接在所述第1像素的第1像素电路和第1发光元件之间的第1端子、以及连接在所述第2像素的第2像素电路和第2发光元件之间的第2端子的晶体管。

[0007] 所述逻辑元件为与门(AND GATE)。

[0008] 本发明实施例中所述微型micro LED显示器中,分别包含在一定数量像素和所述一定数量像素中与两处相邻像素连接的一定数量修正电路;以及输出用于从所述一定数量修正电路中至少选择一处电路的选择信号的选择部;同时还包含所述一定数量的修正电路分别应答相应的选择信号、将所述两处像素的发光元件与所述两处像素的像素电路相互连接的交换元件;应答从所述选择部发生的用于选择所述修正电路的选择信号、然后将所述控制信号输出至交换元件的逻辑元件。

[0009] 与现有技术相比,本发明的有益效果是:本发明显示器,发生缺陷像素时将会及时进行修正并使缺陷像素正常运行,进而提高微型micro LED显示器的运行效率。

附图说明

[0010] 图1为本发明实施例中所述显示器的制造工艺概略说明图。

- [0011] 图2和图3为本发明实施例中所述显示器的概略说明图。
- [0012] 图4和图5为本发明实施例中所述像素部的像素和修正部排列概略说明图。
- [0013] 图6为图2中所示像素和修正部部分结构的电路图。
- [0014] 图7为图6中所示像素和修正部运行动作的说明图。
- [0015] 图8为本发明其他实施例中所述像素和修正部的举例说明图纸。

具体实施方式

[0016] 本发明可以采用各种形态的结构并可以展示多种实施例,在此参照指定的实施例给予详细的说明。本发明效果及特征、以及实现方法通过图纸和以下所示实施例说明内容将会充分理解,但是本发明并不仅限于以下所示实施例范围,可以通过多种结构形态实现本发明之目的。

[0017] 以下参照图纸针对本发明实施例给予详细说明,在参照图纸进行说明时,针对相同构成要素赋予统一的编号,而重复的说明在此将会省略。

[0018] 在如下所示实施例中,“第1”和“第2”等属于并无特别限制的含义,仅仅用于表示其中一个要素区别于其他要素之目的使用。同时在以下实施例中,单个数量的表示并不仅限于明确的数量表示,也包含一定数量的含义。

[0019] 如下所示实施例中,实施例中当陈述“X和Y相互连接”字句时,其包含“X和Y的电气化连接”、“X和Y的机能性连接”以及“X和Y的相互直接连接”这样的含义。在此X、Y可以是任何指定的对象物品(例如:装置、元件、电路、线路、电机、端子、导电膜(层)等),为此,所述连接状态举例说明并不局限于图纸或详细说明中指定的连接状态,还包括图纸或详细说明中没有标注和言及的连接状态。

[0020] X和Y的电气化连接中所用元件(例如:开关、晶体管、容量元件、电感器、电阻元件、二极管等)在X和Y之间连接数量允许超过1个。

[0021] X和Y的机能性连接中,从X部输出的信号传达至Y部的情况视为电路连接(例如:逻辑运算

电路(OR栅极、与门、逆变器等),信号变换电路(AD变换电路,伽玛校正电路),电位电平转换电路(电平转换电路等),信号生成电路,存储电路(存储器等)),同时允许在X和Y之间的连接数量超过1个。

[0022] 在如下所示实施例中,元件连接状态标注为“开(ON)”专指元件处于活性化状态,“关(OFF)”专指元件处于非活性状态。通过元件接收信号为使元件处于“开”状态时称作使元件活性化的信号,反之则称为“关”状态下使元件非活性化的信号。元件可以通过高电压或者低电压活性化,举例说明,P型晶体管可以通过低电压实现活性化,而N型晶体管则需要通过高电压实现活性化。为此,针对P型晶体管和N型晶体管的启动电压按照正反(高压和低压)电压水平理解即可。

[0023] 在如下所示实施例中,“包含”或者“具有”等术语专指明细中记录的特征及存在的构成要素等含义,在此并不排除存在超过1种特性或者构成要素的可能性。

[0024] 图1为本发明实施例中所述显示器的制造工艺概略说明图。

[0025] 参照图1,实施例中所述显示器30中包含发光元件方阵10和驱动电路基板20;发光元件方阵10与驱动电路基板20相互连接。显示器30为微型显示装置。

[0026] 发光元件方阵10由一定数量的发光元件组成,发光元件可以是发光二极管LED,也可以是微型以及纳米单位的发光二极管LED。考虑到当前半导体晶元中大量发光二极管制作技术的发展,为此设置数量至少为1处的发光元件方阵10;因此,在此无需将发光二极管单独设置在驱动电路基板20之中,只需将发光元件方阵10和驱动电路基板20相互连接即可制作成显示器30。

[0027] 针对位于驱动电路基板20发光元件方阵10上的各个发光二极管可以排列与之对应的像素电路。发光元件方阵10上的发光二极管与驱动电路基板20上的像素电路采用电气化连接构成像素。

[0028] 图2和图3为本发明实施例中所述显示器的概略说明图。

[0029] 参照图2, 实施例中所述显示器30中包含像素部110和驱动部120。

[0030] 像素部110在标示区域排列影像。像素部110的固定样式主要有矩阵型、Z字型等类型,其中安装有一定数量的像素PX。

[0031] 单位像素为了显示饱满的色感、其中包含有一定数量的用于显示颜色的子像素。在本发明实施例中,所述像素PX专指一处的子像素,但是。本发明并没有局限于此,也可以认为像素PX是包含有一定数量子像素的一处单位像素;即、本发明中表述为一处像素PX时,可以视为是一处子像素,也可以视为是由一定数量的子像素构成的一处单位像素。

[0032] 像素PX包含有发光元件,可以是自发光元件,例如可以是发光二极管LED,同时发光元件可以是单一的峰值波长或者双数的峰值波长形式。

[0033] 像素PX中还包含有与发光元件连接的像素电路;像素电路中包含有至少一个薄膜晶体管以及至少一个电容器。像素电路采用基板上的半导体层叠结构。

[0034] 像素部110中包含向像素PX输入扫描信号的一定数量的扫描线SL-SL_n以及向像素PX输入数据信号的一定数量的数据线DL1-DL_m。扫描线SL-SL_n分别与各自相同排列行中的像素PX相互连接,数据线DL1-DL_m分别与各自相同排列行中的像素PX相互连接。像素PX应答通过扫描线SL-SL_n输入的扫描信号,然后根据通过数据线DL1-DL_m输入的数据信号的电压电平或者电流电平产生相应的亮度。

[0035] 像素部110中包含由一定数量的修正部RU。各修正部RU可以与2处相邻像素相互连接,举例说明可以与第1像素PX1以及第2像素PX2相互连接。像素部110中包含向修正部RU中输入第1选择信号的一定数量的第1选择线RL1--RL_x、以及向修正部RU中输入第2选择信号的一定数量的第2选择线CL1--CL_y。第1选择线RL1--RL_x与各自同行排列的修正部RU相互连接,第2选择线CL1--CL_y与各自同行排列的修正部RU相互连接。修正部RU根据通过第1选择线RL1--RL_x输入的第1选择信号以及通过第2选择线CL1--CL_y输入的第2选择信号与2处相邻的第1和第2像素PX1, PX2发光元件形成相互共有的像素电路。因此,2处相邻第1和第2像素PX1, PX2中的缺陷像素发光元件通过修正部RU与正常像素的像素电路相互连接发光;通过修正部RU连接的2处相邻第1和第2像素PX1, PX2可以产生相同的辉度。

[0036] 在本实施例中,第1像素PX1和第2像素PX2如图4所述,可以为同行相邻像素;在此情况下,与第1像素PX1相互连接的扫描线SL_a和第2像素PX2相互连接的扫描线SL_b可以为相同的扫描线。在其他实施例中,第1像素PX1和第2像素PX2如图5所述,可以为同列的相邻像素;在此情况下,与第1像素PX1相互连接的数据线DL_a和第2像素PX2相互连接的扫描线DL_b可以为相同的数据线。

[0037] 驱动部拥有像素部110周边的非显示区域,用来驱动和控制像素部110;驱动部中包含有控制部121、扫描驱动部122、数据驱动部123、电源供给部124以及修正选择部125。

[0038] 控制部121生成控制信号并将其传输至扫描驱动部122、数据驱动部123以及修正选择部125并控制其运行。

[0039] 扫描驱动部122根据从控制部121中输入的扫描控制信号针对扫描线SL1-SL_n依次输出扫描信号;数据驱动部123从控制部121中输入的数据控制信号针对数据线DL1-DL_m依次输出数据信号。

[0040] 电源供给部124接收外部电源或者内部电源然后将其转换为各构成要素运行时所需要的各种电平规格的电压,根据从控制部121输入的电控制信号将相关电压输入至像素部110。电源供给部124生成第1电源电压VDD和第2电源电压VSS并将其输入至像素部110;第2电源电压VSS可以为接地电压。同时电源供给部124生成驱动电压并传输至扫描驱动部122和数据驱动部123。

[0041] 修正选择部125中包含第1选择部126和第2选择部127。参照图3,第1选择部126中包含一定数量的第1解码器DC11—DC1_k,第2选择部127包含一定数量的第2解码器DC21—DC2_k;第1解码器数量和第2解码器数量考虑到像素部110的像素数量分辨率或者进行修正的像素数量不良覆盖等因素决定。在图3实施例中,为了便于说明,在此省略了像素部110的像素PX以及相连接线路的说明内容。同时,在此仅显示了位于每处第1选择线RL1—RL_x和第2选择线CL1—CL_y交叉领域的一定数量修正部中的部分图示。

[0042] 第1解码器DC11—DC1_k与分别对应的i个的第1选择线相互连接。第1解码器DC11—DC1_k根据从控制部121中发出的选择控制信号从i个的第1选择线中选择一处,然后通过被选择的第1选择线接收第1选择信号,举例说明,第1选择部126中可以包含5个第1解码器DC11—DC1_k。第1解码器DC11与i个的第1选择线RL1—RL_x相互连接,在i个的第1选择线RL1—RL_x中、其中一处与选择控制信号相互对应接收通过第1选择线的第1选择信号。相同原理,第5解码器DC15与i个的第1选择线RL_x-i—RL_x相互连接,在i个的第1选择线RL_x-i—RL_x中、其中一处与选择控制信号相互对应接收通过第1选择线的第1选择信号。第1选择线RL1—RL_x按照第1方向间隔排列。

[0043] 第2解码器DC21—DC2_k与分别对应的j个的第2选择线相互连接。第2解码器DC21—DC2_k根据从控制部121中发出的选择控制信号从j个的第2选择线中选择一处,然后通过被选择的第2选择线接收第2选择信号,举例说明,第2选择部127中可以包含5个第2解码器DC21—DC25。第1解码器DC21与j个的第2选择线CL1—CL_j相互连接,在j个的第2选择线CL1—CL_j中、其中一处与选择控制信号相互对应接收通过第2选择线的第2选择信号。相同原理,第5解码器DC25与j个的第2选择线CL_y-j—CL_y相互连接,在j个的第2选择线CL_y-j—CL_y中、其中一处与选择控制信号相互对应接收通过第2选择线的第2选择信号。第2选择线CL1—CL_x按照第1方向间隔排列。

[0044] 第1选择线RL和第2选择线CL交叉领域中设置有修正部RU。修正部RU的位置坐标a, b能够显示修正部RU与第1选择线RL1—RL_x中的某一位置的第1选择线、以及与第2选择线中的某一位置第2选择线CL1—CL_y相互连接的位置,举例说明,与第2位置的第1选择线RL2以及第5位置的第2选择线CL5相互连接的修正部RU的位置坐标显示为2.5。

[0045] 控制部121、扫描驱动器122、数据驱动部123、电源供给部124以及修正选择部125

分别构成各自的集成电路或者统一的集成电路并设置在像素部110的基板上,或者软性基板电路(flexible printed circuit film)之中,或者是TCP(tape carrier package)基板之中。

[0046] 本项说明内容没有相关图示,像素部110中包含从电源供给部124处接收第1电源电压VDD或者/第2电源电压VSS、然后将其输出至像素PX的电源线,以及接收发光控制信号并将其输出至像素PX的发光控制线。发光控制信号可以从扫描驱动器122输入至发光控制线,也可以通过扫描驱动器122和单独的驱动部输出发光控制线。

[0047] 图4和图5为本发明实施例中所述像素部的像素和修正部排列概略说明图。

[0048] 参照图4,像素部110由一定数量的像素PX和一定数量的修正电路RU按照一定的方式排列。

[0049] 一定数量的像素PX与分别对应的扫描线SL和数据线DL相互连接,各自的像素PX中分别包含像素电路PC以及与像素电路PC相互连接的发光元件ED。

[0050] 一定数量的修正部RU可以与分别对应的第1选择线RL和第2选择线CL相互连接,所述修正部RU分别可以和2处相邻像素PX相互连接。

[0051] 图4实施例中所述修正部RU沿行方向与2处相邻像素PX、即与同一行中的2处相邻像素PX1, PX2相互连接。但是在本发明中并不仅限于此,如图5中所示实施例的像素部110',修正部RU沿列方向与2处像素PX、即同一列的相邻2处像素PX1, PX2相互连接。

[0052] 图6为图2中所示像素和修正部一部分结构的电路图。

[0053] 在图6实施例中为了便于说明,以同一行中的相邻第1像素PX1和第2像素PX2为示例给予说明。第1像素PX1与第1行的第1扫描线SL1以及第1列的第1数据线DL1相互连接;第2像素PX2与第1行的第1扫描线SL1以及第1列相邻的第2列的第2数据线DL2相互连接。

[0054] 第1像素PX1中包含第1像素电路PC1以及与第1像素电路PC1相互连接的第1发光元件ED1;第2像素PX1中包含第2像素电路PC2以及与第2像素电路PC2相互连接的第2发光元件ED2。

[0055] 第1像素电路PC1以及第2像素电路PC2中分别包含第1至第3晶体管T1-T3和电容器C;第1发光元件ED1和第2发光元件ED2可以为发光二极管。

[0056] 第1晶体管T1中包含和电容器C第1端子相连的栅极端子,通过第3晶体管T3与发光元件ED相连的第1端子,与第2电源电压VSS相互连接的第2端子。第2电源电压VSS可以为接地电压;第1晶体管T1起到驱动晶体管的作用,根据第2晶体管T2的交换动作接收数据信号并向发光元件ED提供电流。

[0057] 第2晶体管T2中包含和扫描线SL第1端子相连的栅极端子,和数据线DL相连的第1端子,以及和第1晶体管T1的栅极端子相互连接的第2端子。第2晶体管T2起到通过扫描线SL接收扫描信号并转换成打开状态后将从数据线DL处传送的数据信号传送至第1晶体管T1的栅极端子的交换晶体管的作用。

[0058] 第3晶体管T3中包含与发光控制线EL相连的栅极端子,与发光元件ED相连接的第1端子,与第1晶体管T1的第1端子相互连接的第2端子。第3晶体管T3根据通过发光控制线EL接收的发光控制信号转换成开启状态后将第1晶体管T1的驱动电流传送至发光元件ED之中。

[0059] 电容器C中包含与第1晶体管T1中栅极端子相互连接的第1端子,以及与第2电源电

压VSS相互连接的第2端子。

[0060] 发光元件ED的第1电极与施加第1电源电压VDD的电源线相互连接,第2电极可以和第3晶体管T3的第1电极相互连接;发光元件ED显示与数据信号应对的辉度最终显现影像。

[0061] 修正部RU中包含逻辑元件AND和交换元件SW。

[0062] 逻辑元件AND中包含与第1选择线RL相互连接的第1输入端子,与第2选择线CL相互连接的第2输入端子,以及与交换元件SW的栅极端子相互连接的输出端子。逻辑元件AND可以是与门形式;逻辑元件AND将输入至第1输入端子的第1选择信号以及输入至第2输入端子的第2选择信号进行逻辑与演算,然后通过输出端子输出栅极开启信号或者栅极关闭信号。

[0063] 交换元件SW可以是包含与第1像素PX1的第1像素电路PC1以及第1发光元件ED1相互连接的第1端子,与第2像素PX2的第2像素电路PC2以及第2发光元件ED2相互连接的第2端子,与逻辑元件AND的输出端子相互连接的栅极端子的晶体管结构。交换元件SW通过栅极关闭信号进行关闭,通过栅极开启信号进行开启。

[0064] 图7为图6中所示像素和修正部运行的说明图。

[0065] 图7以第1像素PX1为缺陷像素,第2像素PX2为正常像素的假设为示例给予说明。参照图7,在检测出第1像素PX1为缺陷像素时,控制部121将会通过第1选择部126和第2选择部127输出用于选择与缺陷像素相互连接的修正部RU的选择控制信号;举例说明,控制部121通过第1选择部126输出的选择控制信号可以是用于测定缺陷像素行位置的数字化信号,控制部121通过第2选择部127输出的选择控制信号也可以是用于测定缺陷像素列位置的数字化信号。

[0066] 根据选择控制信号,第1选择部126的应对第1解码器DC1通过第1选择线RL向与缺陷像素相互连接的修正部RU的第1输出端子输出第1选择信号;并且根据选择信号第2选择部127应对的第2解码器DC2通过第2选择线CL向与缺陷像素相互连接的修正部RU的第2输出端子输出第2选择信号。

[0067] 接收第1选择信号和第2选择信号的修正部RU逻辑元件AND根据第1选择信号和第2选择信号的逻辑与输出栅极开启信号,交换元件SW转换成开启状态;在开启状态的交换元件SW中,将缺陷像素第1像素PX1的第1发光元件ED1与第2像素PX2的第2像素电路PC2进行电气化连接,将第2像素PX2的第2发光元件ED2与第1像素PX1的第1像素电路PC1进行电气化连接。

[0068] 综上所述,第1发光元件ED1和第2发光元件ED2可以共享正常像素第2像素PX2的第2像素电路PC2;第1发光元件ED1和第2发光元件ED2通过第2像素电路PC2驱动电流进入第1发光元件ED1和第2发光元件ED2之中。

[0069] 图8为本发明其他实施例中所述像素和修正部的举例说明图纸。

[0070] 参照图8,第1像素PX1中包含第1至第3子像素SPX1r, SPX1g, SPX1b,同时第2像素PX2中也可包含第1至第3子像素SPX2r, SPX2g, SPX2b。第1子像素SPX1r, SPX2r为红色子像素,第2子像素SPX1g, SPX2g为绿色子像素,第3子像素SPX1b, SPX2b为蓝色子像素。

[0071] 图8中为了便于简要说明在此省略的像素电路的第2晶体管T2相关说明。第1至第3子像素SPX1r, SPX1g, SPX1b的第1晶体管T1的栅极端子中可以接收从第2晶体管T2中传送的第1至第3数据信号Dr1, Dg1, Db1;第1至第3子像素SPX2r, SPX2g, SPX2b的第1晶体管

T1的栅极端子可以接收从第2晶体管T2中传送的第1至第3数据信号Dr2, Dg2, Db2。

[0072] 第1像素PX1的第1子像素SPX1r和第2像素PX2的第1子像素SPX2r与第1修正部RU1相互连接;第1像素PX1的第2子像素SPX1g和第2像素PX2的第2子像素SPX2g分别与第2修正部RU2相互连接;第1像素PX1的第3子像素SPX1b和第2像素PX2的第3子像素SPX2b分别与第3修正部RU3相互连接。

[0073] 第1修正部RU1、第2修正部RU2以及第3修正部RU3的第2输入端子与同一个第2选择线CL相互连接共享第2选择线CL。第1修正部RU1的第1输入端子与第1选择线RLr相互连接,第2修正部RU2的第1输入端子与第1选择线RLg相互连接,第3修正部RU3的第1输入端子与第1选择线RLb相互连接,

第1修正部RU1、第2修正部RU2以及第3修正部RU3的逻辑元件AND根据从第1输入端子处输入的第1选择信号以及从第2输入端子处输入的第2选择信号的逻辑与向输出端子输出栅极开启信号和栅极关闭信号。第1修正部RU1、第2修正部RU2以及第3修正部RU3的交换元件SW根据栅极开启信号转换成开启状态,再通过开启状态的交换元件SW将被检测出的缺陷子像素的发光元件与正常子像素的像素电路实现电气化连接。

[0074] 微型micro LED显示器以及相同等级像素的小型显示装置因为像素较高因而会出现缺陷像素,由于在单位晶圆(wafer)中的光泽矩阵(Gloss Die)数量较少,为了提高晶圆良率需要设置修正器。

[0075] 本发明实施例中的像素部内部包含与相邻像素相互连接的交换元件、以及包含有逻辑元件的修正电路;通过可以检测缺陷像素的线性选择器电路选择修正电路,最终达到缺陷像素和相邻像素实现缺陷像素共有(share)的目的,由此清除或者改善缺陷现象。

[0076] 本发明参考相关图纸中的实施例给予详细说明,在此仅视为相关示例说明,由于拥有专业技术知识的人员可以由此引申出多样化的结构变化以及其他相关类型的实施例,为此,特指定如下所示权利要求书以明确和保护本发明的受保护范围。

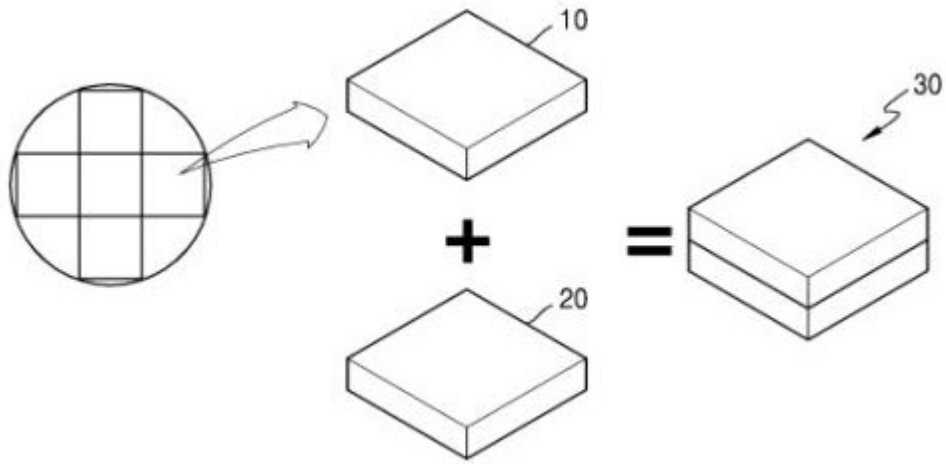


图1

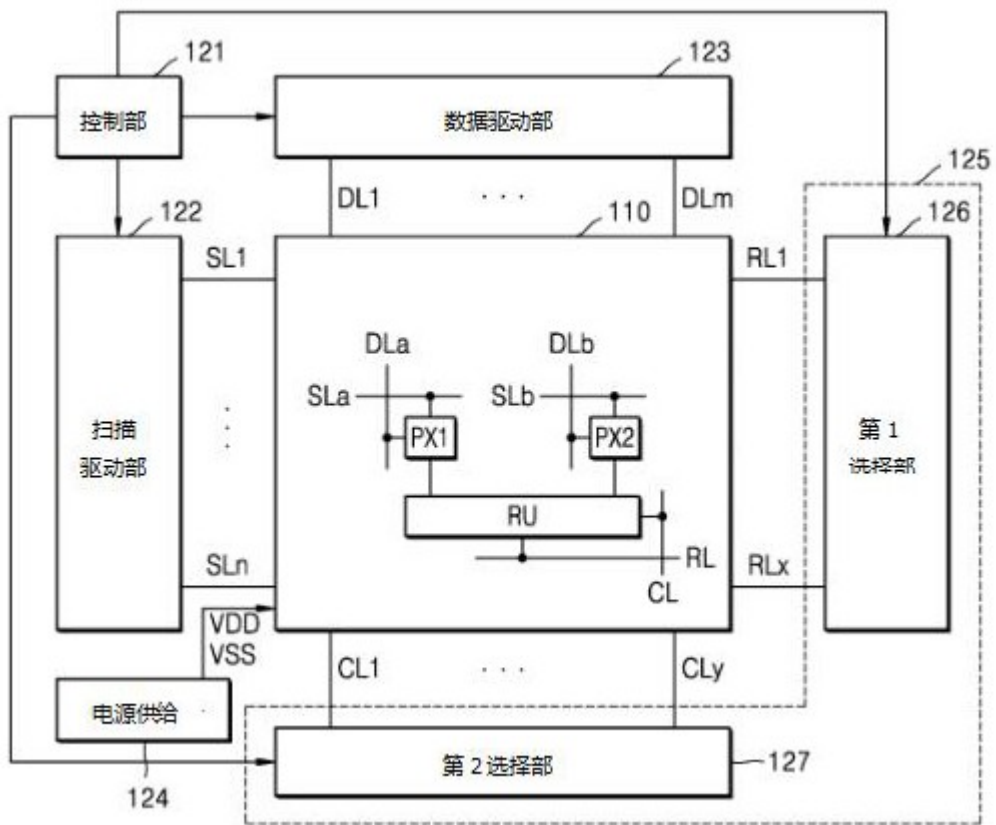


图2

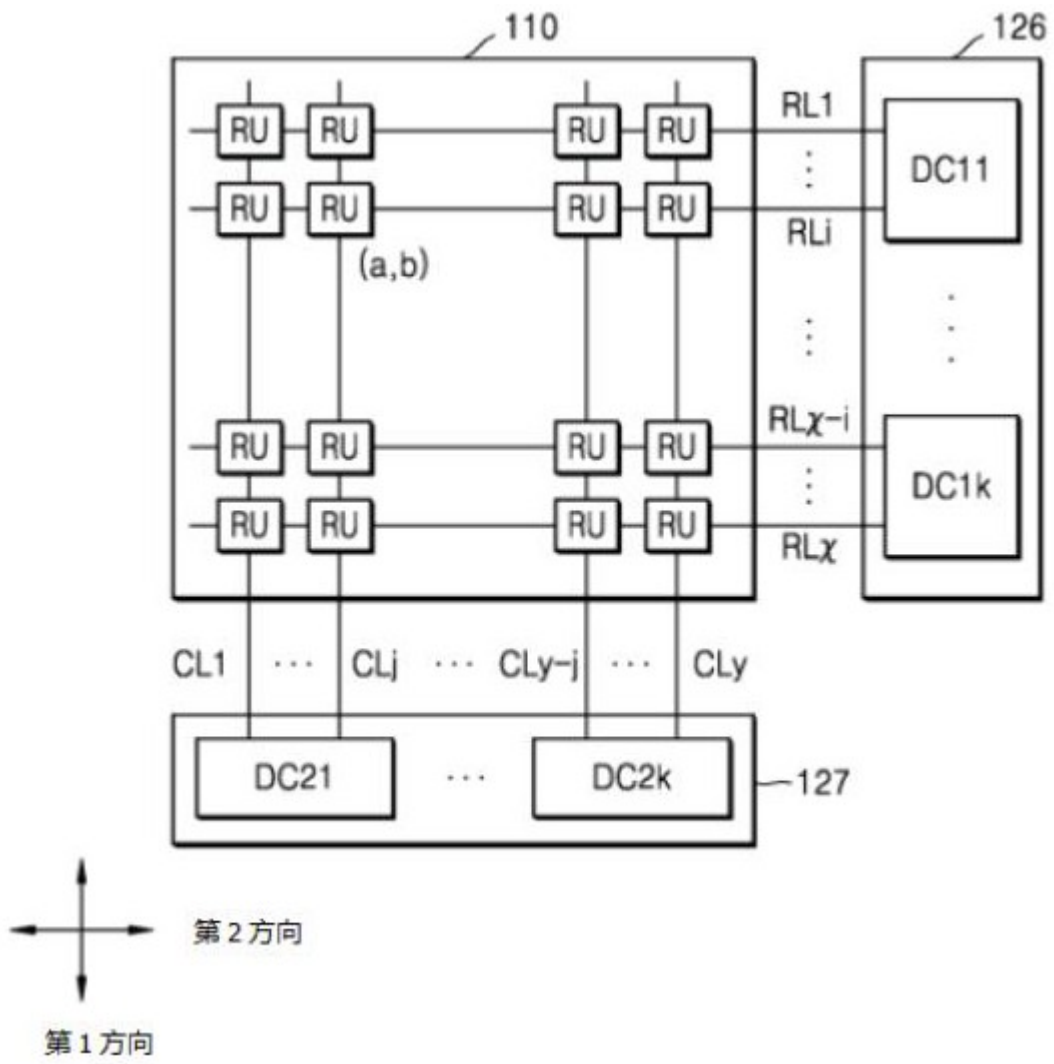


图3

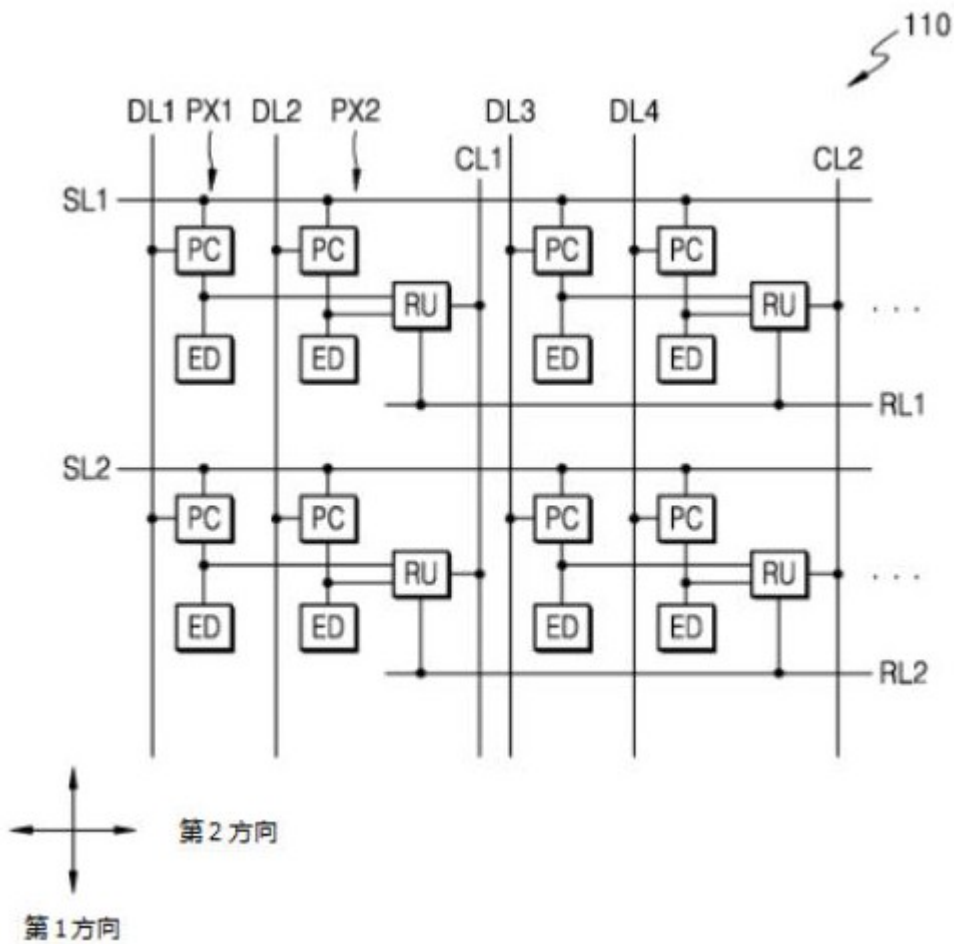


图4

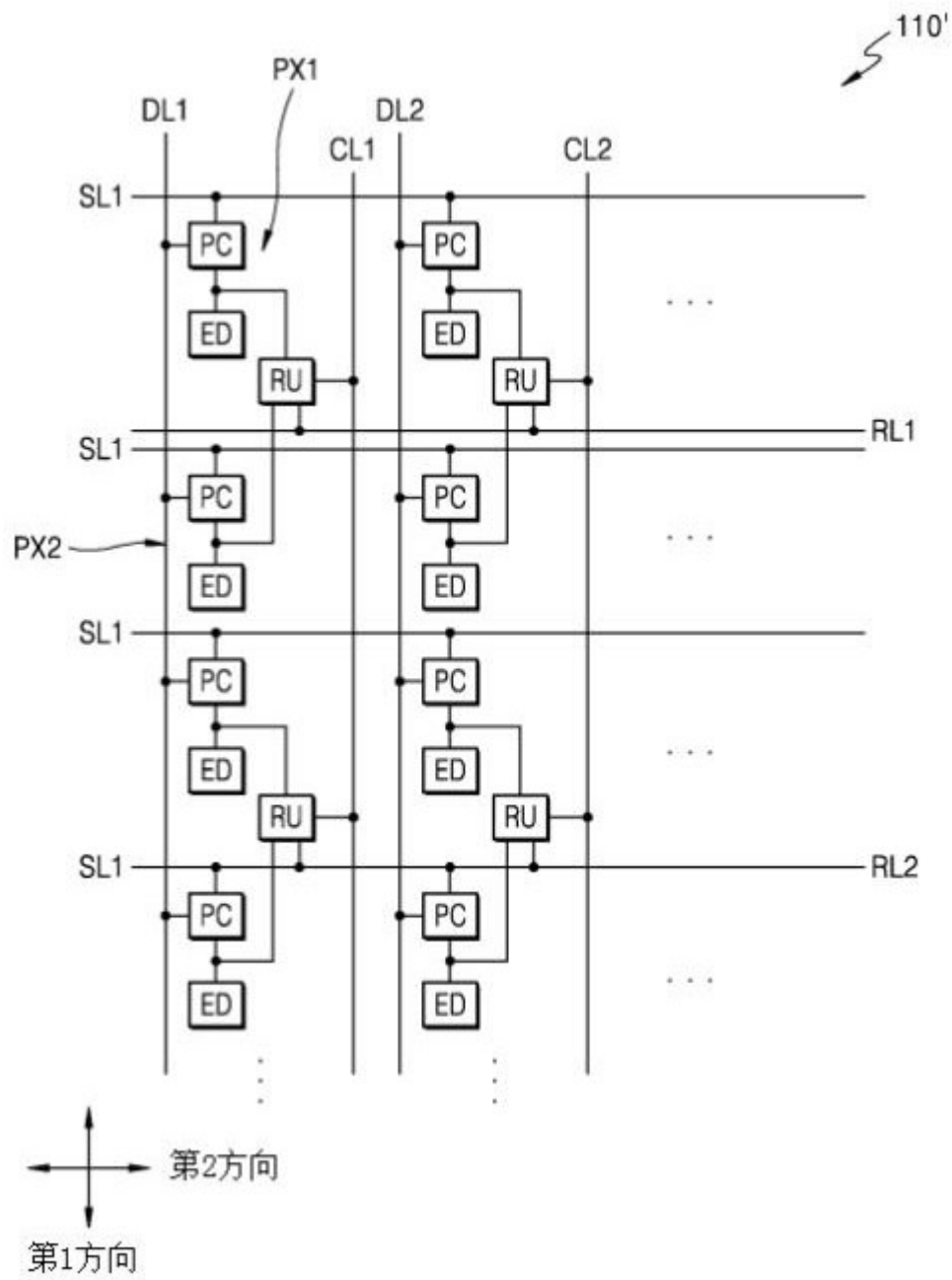


图5

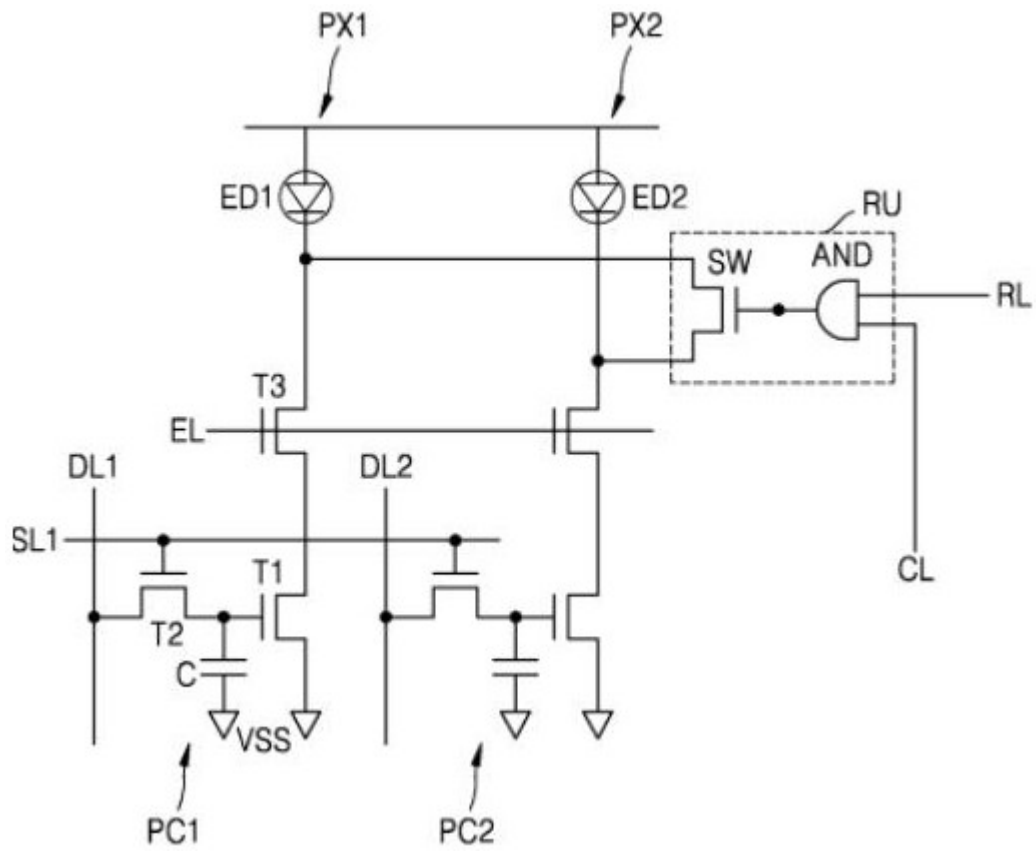


图6

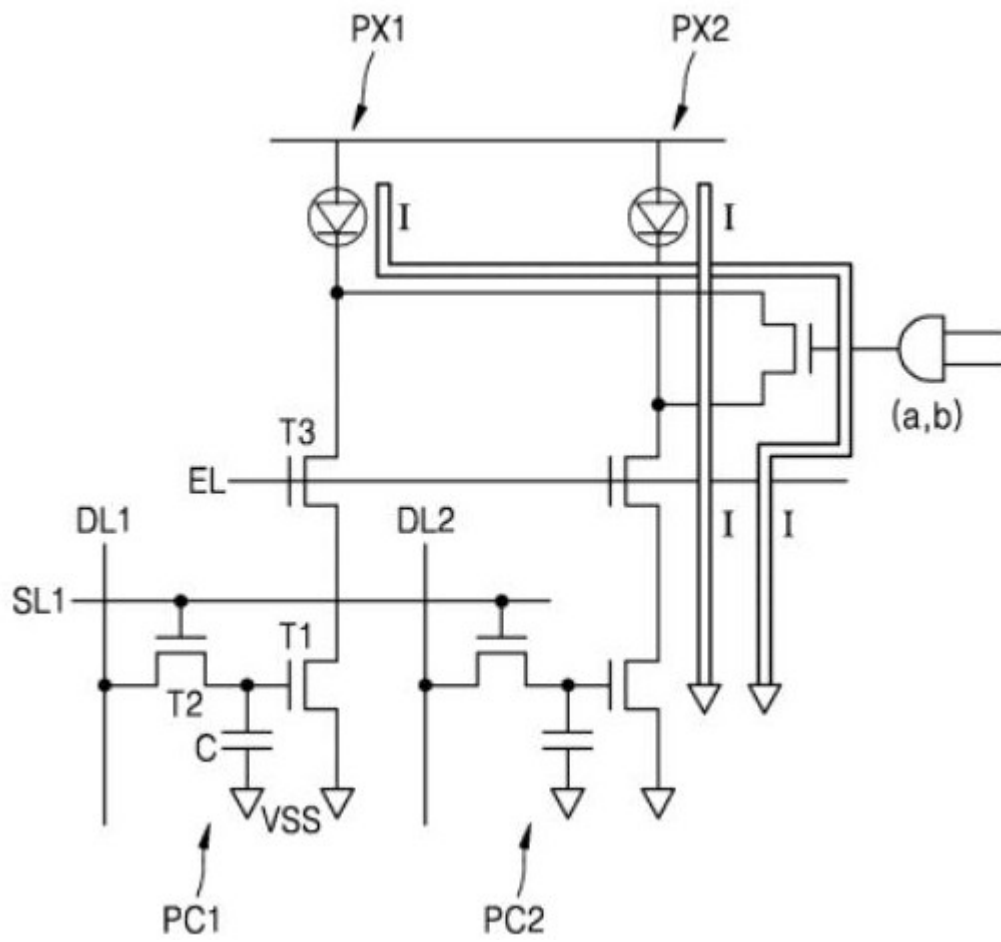


图7

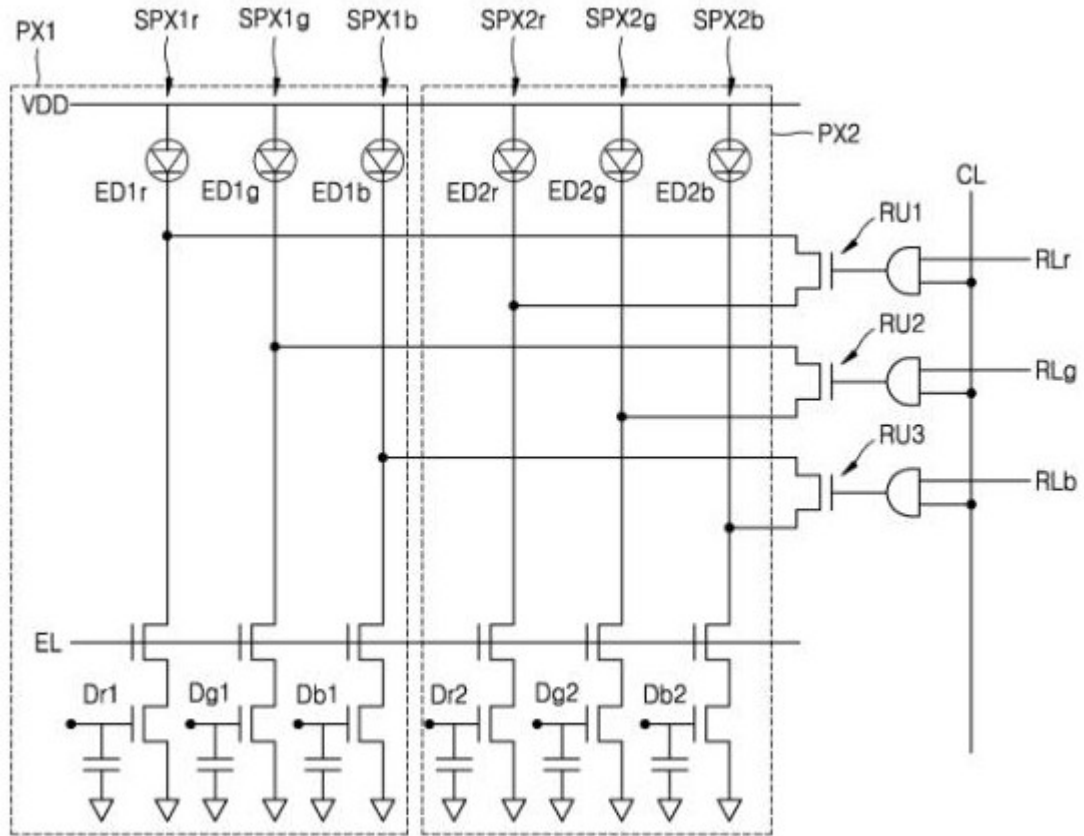


图8

专利名称(译)	一种微型micro LED显示器		
公开(公告)号	CN111179775A	公开(公告)日	2020-05-19
申请号	CN202010109307.0	申请日	2020-02-22
[标]发明人	陈廷仰 廖志洋		
发明人	陈廷仰 廖志洋		
IPC分类号	G09F9/33 G09G3/32		
代理人(译)	高辉		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种微型micro LED显示器，包含第1像素电路和与所述第1像素电路连接的包含第1发光元件的第1像素；与所述第1像素相邻、通过第2像素电路以及与所述第2像素电路连接的包含第2发光元件的第2像素；针对控制信号做出回应，将所述第1像素的第1发光元件连接至所述第2像素的第2像素电路之中，将所述第2像素的第2发光元件连接至所述第1像素的第1像素电路之中的交换元件；以及针对所述第1像素或者所述第2像素的选择做出反应的输入信号作出应答并将其输出至所述交换元件的逻辑元件。本发明显示器，发生缺陷像素时将会及时修正并使缺陷像素正常运行，进而提高微型micro LED显示器的运行效率。

